T1 - Tsi107 PCI bridge

This course covers the Tsi107 PowerPC host bridge

Objectives

- The course details Tsi107 internal datapaths.
- The I2O synchronization mechanism is studied to clarify how multiple processors can synchronize to each other.
- SDRAM timing parameters initialization is described.
- The training explains how to use the DMA controller to transfer data from SDRAM to PCI space.

- This course has been delivered several times to companies developing defense equipments.

A more detailed course description is available on request at formation@ac6-formation.com

Prerequisites & related courses

- Knowledge of PCI is recommended, see our course reference cours IC1 - PCI 3.0
- ACSYS offers a large set of trainings on NXP and IBM Microelectronics PowerPC host CPUs.

Environnement du cours

- Cours théorique
  - Support de cours au format PDF (en anglais) et une version imprimée lors des sessions en présentiel
  - Cours dispensé via le système de visioconférence Teams (si à distance)
  - Le formateur répond aux questions des stagiaires en direct pendant la formation et fournit une assistance technique et pédagogique
- Au début de chaque demi-journée une période est réservée à une interaction avec les stagiaires pour s'assurer que le cours répond à leurs attentes et l'adapter si nécessaire

Audience visée

- Tout ingénieur ou technicien en systèmes embarqués possédant les prérequis ci-dessus.

Modalités d'évaluation

- Les prérequis indiqués ci-dessus sont évalués avant la formation par l'encadrement technique du stagiaire dans son entreprise, ou par le stagiaire lui-même dans le cas exceptionnel d'un stagiaire individuel.
- Les progrès des stagiaires sont évalués par des quizz proposés en fin des sections pour vérifier que les stagiaires ont assimilé les points présentés
- En fin de formation, une attestation et un certificat attestant que le stagiaire a suivi le cours avec succès.
  - En cas de problème dû à un manque de prérequis de la part du stagiaire, constaté lors de la formation, une formation différente ou complémentaire lui est proposée, en général pour conforter ses prérequis, en accord avec son responsable en entreprise le cas échéant.

Plan

OVERVIEW

- Clock generation, DLL benefits
- Memory mapping
- Explanation of the translation mechanism to access PCI MEM space
- Explanation of the translation mechanism used when PCI masters access the local SDRAM

THE SDRAM CONTROLLER

- SDRAM basics
- Mode register initialization
- Command truth table
- Tsi107 memory controller introduction
- Address multiplexing
- The Flash EPROM controller
- X-port advantages and restrictions

THE PCI INTERFACE

- Commands supported when the Tsi107 is PCI master
- Commands supported when the Tsi107 is PCI target
- Configuration space access through CONFIG_ADDRESS and CONFIG_DATA registers

THE 60X INTERFACE

- 7XX or 74XX PowerPC connection
- 60X slave connection
- Error management

THE INTERRUPT CONTROLLER

- EPIC operation modes
- Interrupt request time-multiplexing
- Interrupt nesting requirements
- Integrated timers
- Doorbell registers
- I2O specification basics, synchronization by messages

THE DMA CONTROLLER

- Direct mode vs chained buffer mode
- Programming model
- Transfer descriptor initialization when the scatter / gather mode is selected

THE I2C CONTROLLER

- I2C basics
- Interrupt driven communication sequence

RESET

- Configuration pins sampling upon reset
- Initialization sequence

Renseignements pratiques

Durée : 2 jours
Prix : 1250 € HT