IS5 - SD UHS II (Ultra High Speed II)

This course covers UHS-II which is the enhanced version of SD

Objectives

- This course explains how legacy SD commands are transported over UHS II.
- The hardware layer is detailed, including the analog part.
- The link layer operation is explained through sequences clarifying flow control and acknowledgement mechanisms.
- The course describes the low power modes.
- The enumeration and configuration for a point-to-point or ring topology is studied.
- Data protection system is also covered.

- This training has been delivered several times to companies developing SoCs for wireless / consumer market.

A more detailed course description is available on request at training@ac6-training.com

Prerequisites

- Experience of mass-storage interface, such as SD/MMC or USB mass storage class is recommended.

Environnement du cours

- Cours théorique
  - Support de cours au format PDF (en anglais) et une version imprimée lors des sessions en présentiel
  - Cours dispensé via le système de visioconférence Teams (si à distance)
  - Le formateur répond aux questions des stagiaires en direct pendant la formation et fournit une assistance technique et pédagogique
- Au début de chaque demi-journée une période est réservée à une interaction avec les stagiaires pour s'assurer que le cours répond à leurs attentes et l'adapter si nécessaire

Audience visée

- Tout ingénieur ou technicien en systèmes embarqués possédant les prérequis ci-dessus.

Modalités d'évaluation

- Les prérequis indiqués ci-dessus sont évalués avant la formation par l'encadrement technique du stagiaire dans son entreprise, ou par le stagiaire lui-même dans le cas exceptionnel d'un stagiaire individuel.
- Les progrès des stagiaires sont évalués par des quizz proposés en fin des sections pour vérifier que les stagiaires ont assimilé les points présentés
- En fin de formation, une attestation et un certificat attestant que le stagiaire a suivi le cours avec succès.
  - En cas de problème dû à un manque de prérequis de la part du stagiaire, constaté lors de la formation, une formation différente ou complémentaire lui est proposée, en général pour conforter ses prérequis, en accord avec son responsable en entreprise le cas échéant.

Plan

OVERVIEW

- Description of a NAND flash
- Connection topologies
- Interface speed
- Protocol layers
- Transactions

PHYSICAL LAYER

- Range definition for data rates
- Impedance and termination scheme
- Line states
- 8b10b coding scheme
- Control symbols
- Test modes, loopback

LINK LAYER

- Packet framing
- Message packets
- Physical Lane State Machine
- Data Link State Machine
- Power management
- Flow control
- Data integrity
- Scrambling
- Boot code loading

PHY-LINK INTERFACE

- Interface signals
- Clock generation
- Timing diagrams

COMMON TRANSACTION LAYER

- Packet formats
- Transition to Dormant mode
- Device initialization
- Enumeration
- Configuration
- Registers mapping and description
- Timing rules

SD TRANSACTION LAYER

- Summary of legacy SD commands
- Transaction Control and Management state machine
- Basic transaction rules
- Error handling

DATA PROTECTION SYSTEM

- System and user password
- Encryption key

- DPS command set

Renseignements pratiques

Durée : 2 jours
Prix : 1970 € HT